

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-315128

⑬ Int.Cl.⁴

H 01 L 21/203

識別記号

庁内整理番号

M-7630-5F

⑬ 公開 平成1年(1989)12月20日

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 半導体異種接合作製方法

⑮ 特 願 昭63-145921

⑯ 出 願 昭63(1988)6月15日

⑰ 発 明 者 古 川 昭 雄 東京都港区芝5丁目33番1号 日本電気株式会社内
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
⑲ 代 理 人 弁理士 館野 千恵子

明 細 書

1. 発明の名称

半導体異種接合作製方法

2. 特許請求の範囲

(1) V族元素の異なる第1および第2のⅢ-V族化合物半導体の分子線エビタキシー法による異種接合の作製方法において、第1の半導体の成長工程の後、第2の半導体の成長工程に先立って、前記第1の半導体に含まれるV族元素の分子線を当てる工程と、次いで前記第2の半導体に含まれるV族元素の分子線を当てる工程とを備えてなることを特徴とする半導体異種接合作製方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体の異種接合の作製方法に関し、さらに詳しくは急峻な接合界面を有する半導体異種接合作製方法に関する。

〔従来の技術およびその課題〕

分子線エビタキシー法を利用した従来のⅢ-V

族化合物半導体の異種接合の作製方法は、第1の半導体の成長終了後、第2の半導体を時間的な待機をおかず成長するか、あるいは第1の半導体の成長終了後、1分程度、両半導体に共通のV族元素の分子線を当て、その後第2の半導体を成長する方法がある。前者は通常の方法であり、第1の半導体および第2の半導体におけるV族元素が一致している場合には問題はない。なぜならⅢ族元素は、ほぼ瞬間的にその分子線を切ったり出したりできるために、異種接合界面での第1の半導体に含まれるⅢ族元素と、第2の半導体に含まれるⅢ族元素の混合はほぼ一原子層以内に抑えられるからである。後者の方法は、やはり、第1および第2の半導体のV族元素が一致している場合についてなされているものであり、異種接合界面での第1および第2の半導体に含まれるⅢ族元素の混合を、前者よりもさらに減らそうとするものである。

しかしながら、V族元素が変化する半導体の異種接合に関しては、その作製方法を取上げた報告

(2)

は持にない。V族元素が変化する半導体同士の異種接合形成に対し、従来のように第1の半導体の成長後、時間的特徴をおかず第2の半導体を成長すると、異種接合界面に両半導体の異なるV族元素の混合が起こる。第2図はGaSb/InAsの異種接合の場合において、従来技術を用いた時の分子線源のオン、オフの状態の時間変化を示したもので、第1の半導体を構成するGaおよびSbの分子線源をオフにすると同時に、第2の半導体を構成するInおよびAsの分子線源をオンにしている。

この場合、V族元素は成長表面上に、Ⅲ族に比べ長時間残ると思われるために、第1の半導体の成長後すぐに第2の半導体の成長を開始すると、第2の半導体の結晶側の界面付近に第1の半導体のV族元素が多く混じり、急峻な界面ができないと同時に、その部分は大きな格子不整が生じ、格子欠陥などの原因となる。

本発明は以上述べたような従来の欠点を回避し、V族元素が変化する半導体異種接合において急峻な界面を形成することの可能な半導体異種接合作

製方法を提供することを目的とする。

[課題を解決するための手段]

本発明は、V族元素の異なる第1および第2のⅢ-V族化合物半導体の分子線エビタキシー法による異種接合の作製方法において、第1の半導体の成長工程の後、第2の半導体の成長工程に先立って、前記第1の半導体に含まれるV族元素の分子線を当てる工程と、次いで前記第2の半導体に含まれるV族元素の分子線を当てる工程とを備え、なることを特徴とする半導体異種接合作製方法である。

本発明において第1の半導体の成長後に第1の半導体に含まれるV族元素を照射する時間、および第2の半導体に含まれるV族元素を照射する時間はいずれも1~60秒程度が望ましい。

[作用]

V族元素が異なる第1および第2のⅢ-V族化合物半導体AおよびBを、A、Bの順で作製し、これらの異種接合を形成する場合、まず半導体Aの成長後、半導体Aに含まれるV族元素(V_A)

をしばらくの間、例えば1~60秒間、半導体Aの上に当てることにより、Aの表面はすべて V_A で覆われ、かつ V_A 原子と結合していない半導体AのⅢ族原子(Ⅲ_A)はなくなる。この後、半導体Bに含まれるV族元素(V_B)をAの表面に当てることにより、Aの表面を覆っていた V_A 原子は、 V_B 原子に置き換る。その後半導体Bの成長を開始すれば、半導体Aの表面にある V_B 原子の上にⅢ_B原子、その上に V_B 原子という順序で成長するために、 V_A と V_B が混じり合うことはなく、また、成長特徴時間をおいているためにⅢ_AとⅢ_Bが混じり合うこともなく、きわめて急峻な異種接合界面が形成できることになる。

[実施例]

次に本発明の実施例について図面を参照して詳細に説明する。

以下、例としてGaSbとInAsの異種接合を分子線エビタキシー法を用いて作製する方法について述べるが、本発明の異種接合の組合わせはこれに限定されるものではなく、例えばAlSbとInAs、InP

とAlSbAs等が挙げられる。

まず、通常の方法によりGaSb基板を有機洗浄し、化学的にエッチングして清浄化した後、 10^{-10} Torr台の超高真空中に排気された成長室中の基板ホルダに装着する。

成長開始に先立ち、Ga、Sb、In、Asの各分子線源は所望の組成が得られるように温度制御される。次に基板温度を480℃に安定させ、GaとSbの分子線源の前方のシャッタを開けてGaSbを3000Å成長させる。次にGaの分子線源のシャッタを閉じ、Sb分子線のみをGaSb上に約10秒間当て、その後Sb分子線源のシャッタを閉じ、Asの分子線源のシャッタを開けてAsの分子線を約10秒間当てる。次いでInの分子線源のシャッタを開けてInAsを成長する。

以上の工程により、GaSbとInAsの異種接合が作製された。第1図は本実施例の場合の分子線源のオン、オフの状態の時間変化を示したもので、時間10が第1の半導体であるGaSbの成長を終了した時点を示している。本実施例によれば極めて急

峻な異種接合界面が形成され、従って格子不整合の少ない界面が得られた。

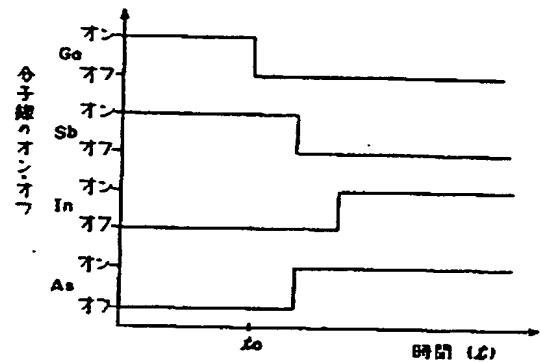
〔発明の効果〕

以上説明したように、本発明の方法によれば、分子線エピタキシー法によるV族が変化するⅢ-V族化合物半導体の異種接合について、きわめて急峻で、格子不整合の少ない異種接合界面を形成することのできる半導体異種接合作製方法が提供される。

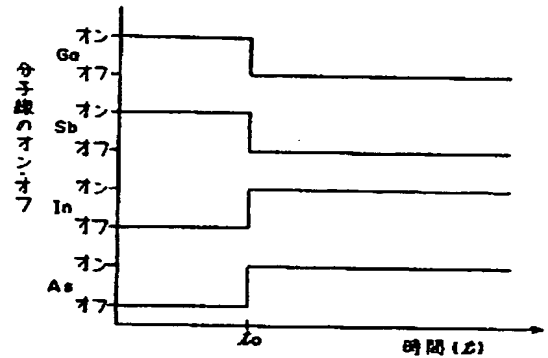
4. 図面の簡単な説明

第1図は本発明の一実施例の分子線源のオン、オフの状態の時間変化を示した図、第2図は従来例による異種接合作製方法における分子線源のオン、オフの状態の時間変化を示した図である。

代理人 弁理士 舘 野 千 恵 子



第1図



第2図